

CLIPPEDIMAGE= JP358090728A

PAT-NO: JP358090728A

DOCUMENT-IDENTIFIER: JP 58090728 A

TITLE: MARK FOR ALIGNMENT ON SEMICONDUCTOR WAFER AND
MANUFACTURE THEREOF

PUBN-DATE: May 30, 1983

INVENTOR-INFORMATION:

NAME

KINOSHITA, HIROO

ONO, TOSHIRO

ASSIGNEE-INFORMATION:

NAME

NIPPON TELEGR & TELEPH CORP <NTT>

COUNTRY

N/A

APPL-NO: JP56188654

APPL-DATE: November 25, 1981

INT-CL_(IPC): H01L021/30; G03F009/00

ABSTRACT:

PURPOSE: To form an alignment mark havng a large contrast,
by interposing a
region defined by a flat surface between regions where a
multiplicity of minute
cavities each having a circular cross section are arranged.

CONSTITUTION: At a predetermined position on a main surface
2 of a
semiconductor wafer 1, at least two regions 4 and 5 are
formed each of which
has a multiplicity of minute cavities 3 arranged therein.
In addition, a region
7 defined by a linearly elongated flat surface 6 is
disposed between the
regions 4, 5. In this case, the minute cavities 3 are
linearly elongated
adjacently to each other. Such an alignment mark has no
regular reflection at
the cavities 3 in the regions 4, 5 but has a regular
reflection at the flat
surface 6 in the region 7. Thus, it is possible to form an
alignment mark

having a large contrast.

COPYRIGHT: (C)1983,JPO&Japio

⑨ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭58—90728

⑤ Int. Cl.³
H 01 L 21/30
G 03 F 9/00

識別記号

庁内整理番号
7131—5F
7267—2H

⑬ 公開 昭和58年(1983)5月30日

発明の数 2
審査請求 有

(全 4 頁)

⑭ 半導体ウェファ上の位置合せ用マーク及びその製法

⑯ 特 願 昭56—188654

⑰ 出 願 昭56(1981)11月25日

⑱ 発 明 者 木下博雄
武蔵野市緑町3丁目9番11号日
本電信電話公社武蔵野電気通信

研究所内

⑲ 発 明 者 小野俊郎
武蔵野市緑町3丁目9番11号日
本電信電話公社武蔵野電気通信
研究所内

⑳ 出 願 人 日本電信電話公社

㉑ 代 理 人 弁理士 田中正治

明 細 書

1. 発明の名称 半導体ウェファ上の位置合せ用マーク及びその製法

2. 特許請求の範囲

1. 半導体ウェファの主面上の所定の位置に、円弧状断面を有する多数の微小窓みの配列されてなる少くとも2つの第1及び第2の領域が、それ等間に直線状に延長せる平らな面である第3の領域を残した関係で配列形成されてなる事を特徴とする半導体ウェファ上の位置合せ用マーク。

2. 半導体ウェファ上の主面上の所定の位置に、多数の微小窓みの配列されてなる少くとも2つの第1及び第2のマスク層部が直線状に延長せる部を残した関係で配列されてなるパターンを有するエッチング用マスク層を形成する工程と、該エッチング用マスク層を用いた上記半導体ウェファに対する等方的エッチング処理により、上記半導体ウェファの主面上の所定の位置に、円弧状断面を有する多数の微小窓みの配列されてなる第1及び第2の領域が、それ等間に直線状に延長せる平らな面である第3の領域を残した関係で配列形成されてなる位置合せ用マークを形成する工程とを含むことを特徴とする半導体ウェファ上の位置合せ用マークの製法。

3. 特許請求の範囲第2項所載の半導体ウェファ上の位置合せ用マークの製法に於て、上記等方的エッチング処理が、プラズマエッチング処理であることを特徴とする半導体ウェファ上の位置合せ用マークの製法。

3. 発明の詳細な説明

半導体ウェファの主面を所要のパターンに加工したり、半導体ウェファ内に所定のパターンを有する半導体領域を形成したり、半導体ウェファ上に所要のパターンを有する所要の層を形成したりする場合、半導体ウェファ上に所要のパターンを有するマスクが形成される。このマスクは、通常、このマスクとなる材料層を半導体ウェファ上に形成し、その材料層上にフォト

レジスト層を形成し、そのフォトレジスト層に対し所望のパターンを有する露光用マスクを用いての露光をなし、次にその露光されたフォトレジスト層に対し現像処理をなしてそのフォトレジスト層による所望のパターンを有するマスクを形成し、然る後そのマスクをマスクとせる上述せる材料層に対するエッチング処理をなすことにより得たり、上述せるマスクとなる材料層をフォトレジスト層とし、そのフォトレジスト層に対し所望のパターンを有する露光用マスクを用いての露光をなし、然る後その露光されたフォトレジスト層に対する現像処理をなすことにより得たりし得る。

所で、斯く露光用マスクを用いて半導体ウエフア上に所望のパターンを有するマスクを形成する場合、半導体ウエフアと露光用マスクとの間の相対的位置合せを要し、この為半導体ウエフア上に位置合せ用マークが必要とされる。

本発明は、斯る必要の為の半導体ウエフア上の位置合せ用マーク及びその製法に関する。

している場合、半導体ウエフアに露光用マスクを用いて所望のパターンを有するマスクを形成する前に上述せる処理をなした場合、その位置合せ用マークとしての貫通孔が他の材料によつて埋れたり、貫通孔の端が欠損したりして μ/N の劣化せる位置合せ用マークとなる欠点を有していた。

依つて本発明は上述せる欠点のない斯種半導体ウエフア上の位置合せ用マーク及びその製法を提案せんとするもので、以下詳述する所より明らかとなるであろう。

第1図及び第2図は本発明による半導体ウエフア上の位置合せ用マークの一例を示し、半導体ウエフア1の主面2上の所定の位置に、円弧状断面を有する多数の微小窪み3の配列されてなる少くとも2つの第1及び第2の領域4及び5が、それ等間に直線状に延長せる平らな面6でなる第3の領域7を残した関係で配列されてなる構成を有する。この場合、^{多数の}微小窪み3は、直線状に隣接して延長しているものである。

斯種半導体ウエフア上の位置合せ用マークとして従来、半導体ウエフアに附された酸化膜の端部を位置合せ用マークとせるもの、半導体ウエフアに施された溝を位置合せ用マークとせるもの、半導体ウエフアに穿設せる貫通孔を位置合せ用マークとせるもの等が提案されている。

然し乍ら、位置合せ用マークが、半導体ウエフアに附された酸化膜の端部を位置合せ用マークとせるもの、半導体ウエフアに施された溝を位置合せ用マークとせるものとしている場合、半導体ウエフア上に露光用マスクを用いて所望のパターンを有するマスクを形成する前に、半導体ウエフアに半導体膜や金属膜等が形成されたり、半導体ウエフアに対する熱酸化処理、エッチング処理等がなされたりした場合、位置合せ用マークが損傷したり、位置合せ用マークのコントラストが低下して μ/N の劣化せる位置合せ用マークとなつたりする欠点を有していた。

又位置合せ用マークが、半導体ウエフアに穿設せる貫通孔を位置合せ用マークとせるものと

以上が本発明による半導体ウエフア上の位置合せ用マークの一例構成であるが、斯る構成を有する位置決め用マークは、第3図につき以下述べる様にして製ることができるものである。

即ち予め得られた半導体ウエフア1(第3図A)の主面2上に、例えば熱酸化膜、窒化膜等のマスク材層21をそれ自体は公知の方法によつて例えば 5000\AA の厚さに形成し(第3図B)、次にそのマスク材層21上に多数の微小窓22の配列されてなる少くとも2つの第1及び第2のマスク層部23及び24が直線状に延長せる部25を残した関係で配されてなるパターンを有するフォトレジスト材でなるエッチング用マスク層26を、それ自体は公知のフォトリソグラフィ法によつて形成する(第3図C)。

次にこのエッチング用マスク層26をマスクとせるマスク材層21に対するエッチング処理により、マスク材層21によつて形成された、エッチング用マスク層26に対応せる、多数の微小窓27の配列されてなる第1及び第2のマ

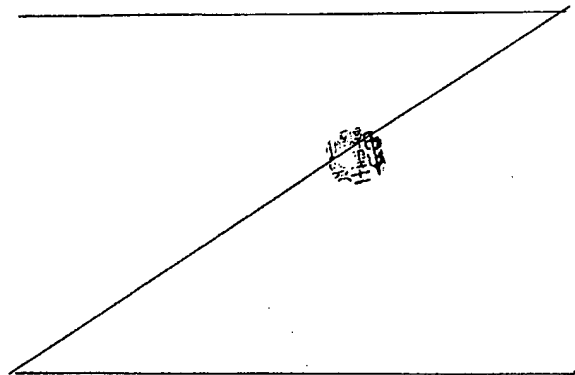
マスク層部 28 及び 29 が直線状に延長せる部 30 を残した関係で配列されてなるパターンを有するエッチング用マスク層 31 を形成し、次でマスク層 26 を除去する（第 3 図 D）。

5 次（10）にエッチング用マスク層 31 をマスクとせる半導体ウェハ 1 に対する等方的エッチング処理としてのプラズマエッチング処理をなし、斯くて第 1 図及び第 2 図にて上述せる位置合せ用マークを形成し（第 3 図 E）、然る後マスク層 31 を半導体ウェハ 1 上より除去し、斯くて目的とせる第 1 図及び第 2 図に示す位置合せ用マークを得る（第 3 図 F）。

以上にて本発明による位置合せ用マーク及びその製法の実施例が明らかとなつたが、本発明による第 1 図及び第 2 図に示す位置合せ用マークによれば、第 1 及び第 2 の領域 4 及び 5 に於ける微小凹凸 3 が円弧状断面（直径 1 ～ 5 μ m 程度の円の円弧状断面）を有するので、その微小凹凸 3 での正反射がなく、然し乍ら第 3 の領域 7 に於ける平らな面 6 での正反射を有し、従

つてコントラストの大なる位置合せ用マークとして機能し、そしてその位置合せ用マークは冒頭にて前述せる従来の位置合せ用マークに伴うが如き欠点を有しないという特徴を有するものである。

又本発明による第 3 図に示す位置合せ用マークの製法によれば、上述せる如く極めて簡易な工程で上述せる特徴ある位置合せ用マークを容易に得ることができる大なる特徴を有するものである。

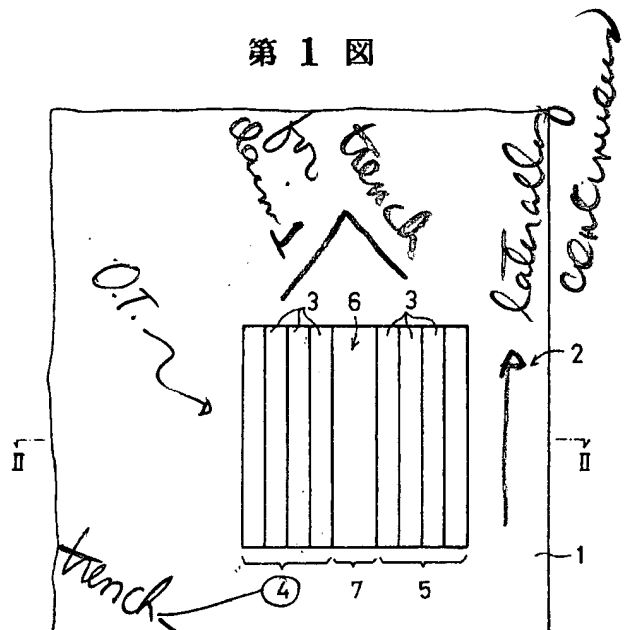


向上述に於ては本発明の一例を示したに留まり、第 4 図及び第 5 図に示す如く、第 1 図及び第 2 図の場合の第 1 の領域 4 及び 5 と同様の領域を領域 41、42、43 及び 44 として 4 つ形成し、これに応じて第 1 図及び第 2 図の場合の領域 7 を十字状に直交せる領域 45 として形成した構成とすることも出来、その他種々の変型変更をなし得るであろう。

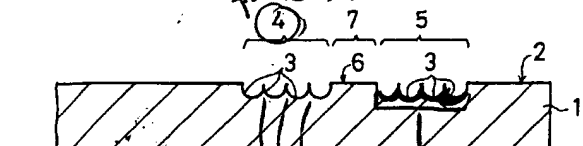
4. 図面の簡単な説明

第 1 図及び第 2 図は本発明の一例を示す略線的平面図及びその横断面図、第 3 図はその製法の一例を示す断面図、第 4 図及び第 5 図は本発明の他の例を示す略線的平面図及びその断面図である。

第 1 図



第 2 図



日本電信電話公社

弁理士 田中正治

bottom surface of the trench

vertically extending

series of raised lines

第 3 図

